Zwischenbericht 2

Zusammenfassender Bericht 01IH08003 A-E / SKALBLattice-Boltzmann-Methoden für skalierbare Multi-Physik-Anwendungen
Laufzeit des Vorhabens: 01.01.2009 - 31.12.2011Berichtszeitraum: 01.07.2009 - 31.12.2009

Beteiligte Projektpartner:

RRZE Regionales Rechenzentrum Erlangen

LSS Lehrstuhl für Systemsimulation der Universität Erlangen-Nürnberg

HLRS Höchstleistungsrechenzentrum Stuttgart

iRMB Institut für rechnergestützte Modellierung im Bauingenieurwesen der Technischen Universität Braunschweig

TU-Do Lehrstuhl für Angewandte Mathematik und Numerik zusammen mit dem IT und Medien Centrum der Technische Universität Dortmund

IANUS Simulation GmbH

Projektkoordinator:

Prof. Dr. Gerhard Wellein Regionales Rechenzentrum Erlangen Friedrich-Alexander-Universität Erlangen-Nürnberg Martensstraße 1, 91058 Erlangen Erlangen, 25.2.2010

Vorwort

Das Verbundprojekt Lattice-Boltzmann-Methoden für skalierbare Multi-Physik-Anwendungen (SKALB) wird vom Bundesministerium für Bildung und Forschung (BMBF) im Rahmen der Initiative HPC Software für skalierbare Parallelrechner unter dem Förderkennzeichen 01IH08003 gefördert. Projektstart von SKALB war der 1. Januar 2009. Während der dreijährigen Förderung haben sich die Projektpartner das Ziel gesetzt, gemeinsam die effiziente Implementierung und Weiterentwicklung von Lattice-Boltzmann basierten Strömungslösern zur Simulation komplexer Multi-Physik-Anwendungen auf Rechnern der

Petascale-Klasse voranzutreiben. Dieser Bericht fasst wesentliche Aktivitäten und Ergebnisse des zweiten Projekthalbjahres zusammen.

Lattice-Boltzmann-Methoden haben sich in den letzten Jahren als Standardverfahren für numerische Strömungssimulationen etabliert. Besonders bemerkenswert ist, dass dieser Ansatz schnell breite Verwendung auch jenseits der klassischen CFD-Anwendungen gefunden hat und so zum Beispiel in der Verfahrenstechnik oder der Biomedizin eingesetzt wird. Deutschland konnte sich neben den USA als weltweit führend bei der numerischen Umsetzung der Methode insbesondere im Bereich der Hochleistungsrechner etablieren. Um diese führende Stellung auch bei den nun absehbaren technologischen Veränderungen erhalten zu können, haben sich fünf Gruppen aus ganz Deutschland mit ausgewiesener Expertise in den Bereichen Lattice-Boltzmann-Methoden und Höchstleistungsrechnen für das Verbundprojekt SKALB zusammengeschlossen. Bestehende Lattice-Boltzmann-Verfahren sollen so zur Lösung praxisrelevanter Multi-Physik-Anwendungsfälle auf hochskalierenden Parallelrechnern erweitert und optimiert werden. Dabei werden alle Schritte vom Preprocessing über die Simulation bis hin zur Visualisierung adressiert. Mit Blick auf neue und sich abzeichnende (heterogene) Multi-/Many-Core Architekturen sollen schließlich Potenziale und Programmieransätze exemplarisch evaluiert werden. Die umfangreiche Beteiligung assoziierter Unternehmen sichert dem Projekt den Zugriff auf neueste Hardwaretechnologien sowie den Transfer der methodischen Erkenntnisse und Simulationstechniken in die Wirtschaft.

1 Organisatorisches

Die Koordination und Kooperation zwischen sechs Partnern an vier verschiedenen Orten herzustellen und aufrechtzuerhalten, ist von großer Bedeutung für das vorliegende Projekt. Nach einem persönlichen Treffen im ersten Berichtszeitraum wurde im zweiten Halbjahr ein zentrales Treffen aller Projektteilnehmer am 24.11.2009 im Rahmen einer Videokonferenz zwischen den vier Standorten abgehalten. Neben der Darstellung des aktuellen Projektstatus in den Einzelprojekten, stand die allgemeine Projektkoordination sowie mögliche Präsentationsaktivitäten im kommenden Jahr im Vordergrund. Dabei wurde unter anderem die gemeinsame Organisation eines Minisymposiums auf der ECCOMAS 2010¹ unter Federführung von Prof. Turek beschlossen.

Darüber hinaus fand während des First International Workshop on Computational Engineering im Oktober 2009 in Herrsching ein persönliches Treffen aller Projektleiter statt. Im Zuge des Workshops wurden von den SKALB-Partnern zwei Minisymposia (Simulation Software for Supercomputers und GPU Computing in Computational Engineering) mitorganisiert auf denen sich neben SKALB auch andere durch das BMBF im Rahmen der HPC-Softwareinitiative geförderte Projekte dem interessierten Publikum präsentierten.

Über diese beiden zentralen Treffen hinaus fanden auch noch zahlreiche bilaterale Treffen zwischen den Partnern statt.

¹http://www.eccomas-cfd2010.org/

Zur Projektbearbeitung wurden von verschiedenen Partnern Rechenzeitanträge auf nationaler, europäischer und internationaler Ebene gestellt. Besonders wichtig ist die Genehmigung von 11,6 Millionen Core-Stunden auf dem JUGENE-System am FZ Jülich für den LSS im Rahmen eines Bundesantrages. Im Zuge dieses Zugangs konnten bereits erste Simulationen von partikelbeladenen Strömungen massiv-parallel auf 130 000 Kernen durchgeführt werden.

2 Wissenschaftliche Ergebnisse

2.1 WP1: Untersuchungen an prototypischen Benchmarkkerneln und Optimierung der LB-Applikationen

Codeoptimierung für Standardarchitekturen

Die in Q1/Q2 begonnen Arbeiten zur Erstellung von benchmarkfähigen, hoch skalierbaren Versionen der beiden Erlanger Produktionscodes (ILBDC und waLBerla) wurden erfolgreich fortgesetzt. Das LRZ-München hat beide Programme in die Benchmarksuite zur Ausschreibung des neuen Supercomputers (SuperMUC) aufgenommen. Der Rechner wird im Rahmen des Gauss Centre for Supercomputing (GCS) auch auf europäischer Ebene genutzt werden können und erzielt voraussichtlich mehrere PFLOPs Spitzenleistung.

Das inhärente Potential der LB-Methoden hinsichtlich hoher paralleler Skalierbarkeit wurde im Rahmen der bereits genannten Arbeiten des LSS auf 130 000 Kernen des BlueGene-Systems am FZ Jülich eindrucksvoll unter Beweis gestellt.

Evaluation paralleler Programmiermodelle

Mit dem Ziel einer speziellen Testumgebung für neue PGAS Programmiermodelle (wie etwa CoArray-Fortran) wurde am HLRS ein spezieller LB-Kernel erstellt und getestet. Der Kernel wurde gemeinsam mit dem RRZE auf serielle Performance optimiert und erreicht auf einem Rechenknoten etwa 85% der Leistung des hochoptimierten RRZE-Referenzkernels. Erste Untersuchungen ergaben, dass CoArray-Fortran (CAF) zwar in synthetischen Benchmarks mit MPI durchaus vergleichbar ist bzw. innerhalb eines Knotens sich sogar starke Performancevorteile ergeben können. Allerdings sind derzeit weder die Compiler ausgereift noch die notwendige hardwareseitige Unterstützung vorhanden, so dass die Kommunikationsleistung bei realistischen Zugriffsmustern, wie dem LB-Kernel und mehreren Knoten, auf etwa 10% der MPI-Performance einbricht. Die Compiler- und Hardwarehersteller (insbesondere der assoziierte Partner Cray) sind über diese Probleme informiert worden.

Performancemodellierung

Die Modellierung der parallelen LB-Performance erfordert ein Verständnis des Kommunikationsverhaltens insbesondere im Fall von nichtblockierender MPI-Kommunikation. Nichblockierende MPI-Kommunikation darf dabei nicht mit asynchroner Kommunikation gleichgesetzt werden. Am RRZE wurde im Rahmen eines neu entwickelten Testprogramms gezeigt, dass die meisten MPI-Implementierungen keine Datenübertragung "im Hintergrund" durchführen. Eine Überlagerung von Rechnung und Kommunikation ist daher nicht ohne weiteres möglich. Einzige Ausnahme bildet hier die CRAY XT Rechnerserie. Eine derzeit am RRZE noch laufende Masterarbeit untersucht anhand von Kernelroutinen unterschiedlicher Komplexität systematisch das Kommunikationsverhalten verschiedener MPI-Implementierungen und Netzwerktechnologien. Die Ergebnisse werden wertvolle Information für die weiteren Arbeiten zur parallelen Performancemodellierung sowie dem Potential hybrider Programmieransätze liefern.

Multi-Core spezifische Entwicklungen

Die Arbeiten an multi-core aware zeitlichen Blocking-Mechanismen wie etwa dem Wavefront-Ansatz wurden am RRZE weiter vorangetrieben. Die verwendeten Methoden wurden anhand einfacher regulärer Stencils (Jacobi, Gauß-Seidel) in drei Raumdimensionen implementiert und optimiert. Dabei zeigte sich, dass durch konsequente Nutzung des gemeinsamen Caches moderner Multi-Core-Prozessoren zum Teil erhebliche Performancegewinne gegenüber vergleichbaren klassischen Ansätzen erzielt werden. Mit der Portierung und Optimierung für den komplexeren aber regulären LB-Kern wurde begonnen. Parallel dazu wurden erste prototypische Studien zur effizienten Nutzung eines hybriden MPI/OpenMP-Programmiermodels gestartet. Dieses ist unabdingbar, um die Vorteile der multi-core aware Methoden in parallelen Applikationen auf mehr als einem Rechenknoten nutzen zu können.

2.2 WP2: Weiterentwicklung von LB-Methoden für praktische Anwendungen auf hochskalierenden Systemen

Datenstrukturen

Am LSS wurden adäquate Datenstrukturen für eine dynamische Lastbalanzierung in waLBerla erfolgreich implementiert. Wie in Abbildung 1 dargestellt, handelt es sich bei den Datenstrukturen um eine Patch-Hierarchie, bei der jeder Patch ein Verfeinerungslevel repräsentiert. Desweiteren besteht ein Patch aus mehreren Blöcken, welche die eigentlichen Lattice-Boltzmann-Knoten enthalten. Diese werden u.a. für Zwecke der Lastbalanzierung und der Spezialisierung von Funktionalitäten, z.B. für unterschiedliche Datenlayouts, Hardware oder Physik, verwendet. Mit der Evaluierung der seriellen und parallelen Performance der Patch-Hirarchie wurde begonnen.

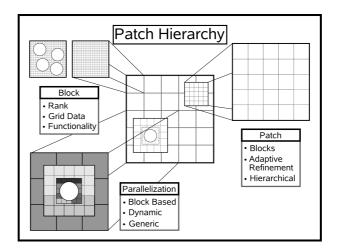


Abbildung 1: WaLBerla Core Datenstrukturen für hochparallele, dynamisch-adaptive Simulationen.

Die Datenstrukturen unterstützen zunächst die Lastbalanzierung in homogenen Rechnerarchitekturen. Eine Erweiterung dieses erfolgreich getesteten Ansatzes auf heterogene Rechnerarchitekturen, die u.a. eine gleichzeitige Nutzung von Host-CPU und GPU ermöglicht, ist geplant.

Am iRMB wurden die im letzten Zwischenbericht erwähnten Datenstrukturen in zwei Thread-basierten Implementierungen der LB-Methode für CPU und GPU für zunächst zweidimensionale Probleme realisiert. In den beiden Implementierungen wurde für das Überlappungsinterface zwischen Vater- und Kind-Patch eine neuartige, kompakte Interpolation zweiter Ordnung verwendet (vgl. Abb. 2).

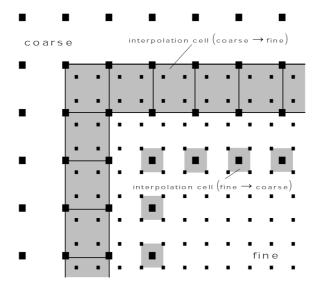


Abbildung 2: Datenstrukturen am Überlappungsinterface zwischen Vater- und Kind-Patch (iRMB)

Visualisierung

Am HLRS wurden die parallelen Visualisierungspakete VisIt 1.12.0 und Paraview 3.6 auf ihre Skalierbarkeit getestet. Dazu wurden Contour- und Streamlineplots zu Testdateien verschiedener Größe generiert und die Berechnungszeiten gemessen. Die Messungen ergaben, dass VisIt bei beiden Plots jeweils ähnliche Rechenzeit, unabhängig von der Anzahl der Prozesse, benötigte, während Paraview beim Contourplot beinahe linear skalieren konnte, allerdings beim Streamlineplot bei steigender Prozesszahl sogar langsamer wurde. Die Skalierung beider Tools ist somit unbefriedigend. Daher soll in Kooperation mit dem BMBF-Projekt VisPME, die dort entwickelte parallele Visualisierungslösung untersucht werden.

Für die Onlinevisualisierung wurde ein Modul für die Anbindung des oben genannten Lattice-Boltzmann-Kernels an Paraview erstellt und die Kommunikationszeiten für unterschiedliche Prozesszahlen getestet. Dabei zeigte sich, dass es Sinn macht, das momentane Kommunikationsmodell, welches die Kommunikation nur über die jeweiligen Root-Prozesse erledigte, wie geplant für flexiblere Kommunikation zu überarbeiten.

2.3 WP3: Verbesserte numerische Ansätze

Bei der Weiterentwicklung von FE-Methoden für die Lattice-Boltzmann-Gleichung ergeben sich beim Teilprojekt der TU-Dortmund in zwei Gebieten wesentliche Fortschritte: Einerseits bei der Entwicklung eines Mehrgitterlösers für die General Equilibrium Formulation und andererseits bei der Gitteradaptivität. Während nun auch instationäre Probleme sowohl voll implizit, als auch semi-implizit gelöst werden können und zusätzlich Vorbereitungen hinsichtlich Nicht-Newtonscher Fluide getroffen werden, wurden die Methoden zur adaptiven Verfeinerung sowohl in 2D (konforme lokale Verfeinerungen mit Deformation) als auch 3D verbessert.

Darüber hinaus wurden zusätzliche Arbeiten mit Blick auf eine nachhaltige Infrastruktur des zukünftigen Codes begonnen. Ziel muss es sein, die (ständig weiterentwickelten seriellen und parallelen) Funktionalitäten und Techniken der Softwarepakete FEAST und FEAT2 beibehalten zu können. Daher erfolgt eine eingehende Untersuchung des Toolkits DUNE² auf eine mögliche Verwendung innerhalb des Projektes. Zusätzlich wurden Buildund Visualisierungsinfrastruktur vereinheitlicht, sowie Gebietszerlegungsalgorithmen prototypisch realisiert.

2.4 WP4: Hardwarenahe Implementierung auf Nicht-Standardprozessoren

In den vergangenen Monaten hat der Projektfortschritt gezeigt, dass bei der Codeentwicklung höhere Abstraktionslevel verwendet werden müssen, um flexibel auf die gleichzeitige

²http://www.dune-project.org/

Nutzung von Standard-CPUs und Nicht-Standardprozessoren reagieren zu können. Dies soll zum Beispiel im bereits erwähnten Patch-Konzept des LSS umgesetzt werden.

An der TU-Do wurden im Rahmen zweier Diplomarbeiten eine Sammlung numerischer Softwarebibliotheken erstellt, deren oberstes Paradigma die Abstraktion von der Zielhardware ist, insbesondere im Hinblick auf sich rasant entwickelnde Multi- und Many-Core-Architekturen und den vermehrten Einsatz von unkonventioneller Beschleunigerhardware wie etwa GPUs. Dabei standen nicht nur Techniken zur Portierung und hardwarenahen Optimierung von Lattice-Boltzmann-Methoden im Vordergrund, sondern auch algorithmische Studien hinsichtlich der Wiederverwendbarkeit von modularen Operationskerneln und der Vereinheitlichung und Abstraktion von hardwarespezifischen Details zur Erstellung einer möglichst großen Menge von Operatoren (etwa vergleichbar mit BLAS oder LAPACK, jedoch für alle unterstützten Architekturen und zusätzlich auch für die Lattice-Boltzmann-Methoden) einerseits und die zukünftige Vereinfachung der hardwarenahen Implementierung von neuen Funktionalitäten andererseits. Letzteres wird durch eine Laufzeitumgebung realisiert, die beispielsweise das Speichermanagement, die Erstellung neuer Kernel, Datenausrichtung, etc. abstrahiert und so insbesondere auch heterogene Berechnungen einfach ermöglichen soll.

Am iRMB wurde eine MPI-Lösung für die Parallelisierung des uniformen D3Q13-GPU-Codes prototypisch umgesetzt. Damit bietet sich die Möglichkeit, mehrere GPUs, welche sich in verschiedenen Rechnern bzw. Knoten befinden, parallel für Berechnungen zu nutzen. Die prototypische Implementierung sowie die Evaluierung der Leistungsfähigkeit der Kommunikationsdatenpfade stellen die Ausgangsbasis für die geplante massiv-parallele Inter-Server-Implementierung dar.

2.5 WP5: Industriekontakte und Definition von Showcases

Von den beiden Partnern in Dortmund (IANUS, TU-Do) wurden zwei Benchmarks gemäß den Vorgaben aus WP 5 konkret definiert, welche zwei wesentliche Zielrichtungen potentieller Nutzer adressieren.

Die Umströmung eines Zylinders in drei Dimensionen ist ein prototypischer **akademischer Benchmark** der bzgl. Geometrie und mathematischer Modellierung einfach zu definieren ist. Hinsichtlich der korrekten physikalischen Beschreibung stellt dieses Problem in drei räumlichen Dimensionen jedoch noch immer eine numerische Herausforderung dar.

Als industriell relevanter Benchmark soll zum einen die Tropfenbildung zweier nicht mischbarer Flüssigkeiten (monodispers droplet) betrachtet werden. Wichtig für das technische Verständnis des Problems sind gut beobachtbare makroskopische Größen wie Frequenz der Tropfenbildung. Ein Vergleich der numerischen Ergebnisse mit experimentellen Werten ist vorgesehen. Als zweiter industrierelevanter Benchmark wird derzeit auch die Durchströmung eines Strömungsrohrs definiert.

Die Konkretisierung der jeweiligen Showcases liegen im Plan. IANUS hat ersten persönlichen Kontakt zu BASF und SULZER aufgenommen. Vom RRZE wurde ein Projekt

gemeinsam mit Prof. Schwieger (LS Chemische Reaktionstechnik, Uni-Erlangen) zur Förderung durch die KONWIHR-Multicore-Softwareinitiative eingereicht. Ziel ist es hier, die SKALB-Arbeiten durch ein paralleles *Particletracking* für den vom RRZE geplanten Showcase zu ergänzen. Diese Arbeiten können auch für den Industriebenchmark Strömungsrohr genutzt werden.

2.6 Zusammenfassung des Projektfortschritts

Nach anfänglichen Verzögerungen hinsichtlich Mitarbeiterakquise haben (mit Ausnahme von IANUS) nun alle Projekte Personal im beantragten Umfang einstellen können. Die wesentlichen Arbeitspakete konnten daher im vorliegenden Berichtszeitraum erfolgreich bearbeitet werden. Im WP 1 wurden die begonnen Arbeiten konsequent weitergeführt sowie die Anstrengungen in den Bereichen Parallele Programmiermodelle sowie Perfomancemodellierung deutlich ausgeweitet. Mit der fehlenden langfristigen Perspektive der NEC SX Vektorrechnerserie wurden die Arbeiten in diesem Gebiet zugunsten der erfolgreich angelaufenen Multi-Core-Arbeiten zurückgefahren. Nach der geplanten Anlaufphase konnten auch in den WP 2-4 im abgelaufenen Berichtszeitraum umfangreiche Arbeiten durchgeführt werden und erste Ergebnisse erzielt werden. Besonders wichtig für die weiteren Arbeiten im WP 2 ist der Nachweis, dass das Patch-basierte Konzept des LSS skalierbar und tragfähig ist. Die Arbeiten im WP 3 liegen im wesentlichen im Plan. Umfangreiche Arbeiten zum Thema GPU-Programmierung und Nutzung wurden im WP 4 durchgeführt. Mit der fehlenden langfristigen Perspektive für die IBM Cell Architektur wurde hier der Schwerpunkt hin zu parallelem Rechnen mit GPUs verschoben.

Zum Jahresende hat die Firma NEC schriftlich mitgeteilt, dass sie ihre assoziierte Partnerschaft aufkündigt. Grund hierfür ist die Schließung des bisher verantwortlichen NEC-Forschungslabors in St. Augustin. Auf Grund der bereits erwähnten Aufgabe der vektorrechnerspezifischen Arbeiten ist keine negative Auswirkung auf den weiteren Projektfortschritt zu erwarten.

Im abgelaufenen Berichtszeitraum wurde von allen Partnern auf zahlreichen internationalen Konferenzen über Ergebnisse aus dem Projekt vorgetragen. Exemplarisch soll an dieser Stelle zunächst der eingeladene Vortrag von Prof. Rüde (LSS) auf der Supercomputing Konferenz SC09 - der zentralen weltweiten HPC Konferenz - in Portland/OR genannt werden. Darüber hinaus hat das RRZE den Best Paper Award der IEEE Computer Software and Applications Conference (COMPSAC) (Juli 2009, Seattle/WA) für seinen Beitrag zum Thema *Multi-core aware wavefront parallelization* (siehe auch Zwischenbericht für das erste Halbjahr 2009) erhalten.

Eine komplette Liste der Publikationen, Vorträge und Tutorials ist dem Anhang beigefügt und auf der Webseite www.skalb.de verfügbar.

3 Stand des Vorhabens, Erreichbarkeit der Ziele, Zielsetzung und Verwertungsplan

Gegenüber dem Antrag haben sich hinsichtlich der Ziele und Zielsetzung keine nennenswerten Veränderungen ergeben.

Hinsichtlich des Verwertungsplans im wissenschaftlich-technischen Umfeld wurden die Ergebnisse dem Fachpublikum in zahlreichen Vorträgen und Tutorien national und international vorgestellt. Besonders erwähnenswert sind:

- Das RRZE erhielt den Best Paper Award für seinen Beitrag Efficient temporal blocking for stencil computations by multicore-aware wavefront parallelization zur IEEE Computer Software and Applications Konferenz (COMPSAC)³ in Seattle im Juli 2009.
- Prof. Rüde (LSS) gab auf der Supercomputing Konferenz SC09 in Portland/OR einen eingeladenen Vortrag⁴.
- Markus Wittmann und Georg Hager präsentierten ein Poster über einen verallgemeinerten Wavefront-Ansatz auf der SC09 mit dem Titel Multicore-Optimized Temporal Blocking for Stencil Computations.
- Während des First International Workshop on Computational Engineering im Oktober 2009 in Herrsching wurden unter wesentlicher Beteiligung von SKALB zwei Minisymposia organisiert:
 - Simulation Software for Supercomputers⁵ (Organisatoren: M. Bader u. G. Wellein (RRZE))
 - GPU Computation in Computational Engineering⁶ (Organisatoren: H.J. Bungartz, M. Krafczyk (iRMB), M. Mehl, S. Turek (TU-Do))

In beiden Veranstaltungen stellten sich neben SKALB auch andere durch das BMBF im Rahmen der HPC-Softwareinitiative geförderte Projekte der interessierten Öffentlichkeit.

• Auf der auf Lattice-Boltzmann-Methoden fokussierten 6th International Conference for Mesoscopic Methods in Engineering and Science (Guangzhou City, China) waren die beiden Erlanger Teilprojekte sowie iRMB mit jeweils einem Vortrag sowie einem eingeladenen Tutorium vertreten und präsentierten dabei aktuelle SKALB-Projektergebnisse.

Im Zusammenhang mit den laufenden SKALB-Arbeiten am RRZE wurde ein Antrag auf zusätzliche Reisemittel beim Bayerisch-Kalifornischen Hochschulzentrum (BaCaTec) eingereicht. Dieser wurde zwischenzeitlich positiv begutachtet. Im Rahmen eines dreiwöchigen Aufenthalts in Berkeley am National Energy Research Scientific Computing Center

³http://conferences.computer.org/compsac/2009/main.html

⁴http://sc09.supercomputing.org/?pg=masterworks.html

⁵http://fsw.informatik.tu-muenchen.de/workshop/abstracts/minisymposium_BMBF.pdf

 $^{^6}$ http://fsw.informatik.tu-muenchen.de/workshop/abstracts/minisymposium_GPU.pdf

(NERSC) konnten Arbeiten zur Implementierung von Lattice-Boltzmann-Methoden auf hochskalierenden Cray XT-Systeme in Zusammenarbeit mit den dortigen Kollegen durchgeführt werden.

Die beiden Erlangener Codes waLBerla und ILBDC sollen Teil der Benchmark-Suite für die Ausschreibung des Petascale-Rechners (SuperMUC) des Leibniz-Rechenzentrums (LRZ) werden.

Die Firma IANUS hat zusammen mit den assoziierten Partnern BASF und SULZER mit der konkreten Definitionen von industriellen Showcases begonnen. Der Fokus wird hier zunächst auf dem Problem der BASF (Strömungen in einem Reaktionsrohr) liegen. Der zuständige Mitarbeiter der BASF wird beim nächsten SKALB Treffen (Februar 2010) die Problemstellung persönlich erörtern.

Anhang

Veröffentlichungen

- [P1] M. BERNREUTHER AND D. JENZ. Steering and coupling parallel numerical codes for nanoflow simulations. First International Workshop on Computational Engineering
 Special Topic Fluid-Structure Interaction, Haus der Bayerischen Landwirtschaft, Herrsching am Ammersee (Oct. 2009).
- [P2] J. Bernsdorf, T. Zeiser, and H. Takahara. Application of the lattice-Boltzmann method in chemical engineering and medical physics (auf japanisch). *Japan Society for Computational Engineering and Science (JSCES), Journal "Computational Engineering"* **14**(3), 2124–2129 (2009).
- [P3] S. DONATH, C. FEICHTINGER, T. POHL, J. GÖTZ, AND U. RÜDE. Localized parallel algorithm for bubble coalescence in free surface lattice-Boltzmann method. In "Lecture Notes in Computer Science, Euro-Par 2009", vol. 5704, pp. 735–746 (2009).
- [P4] M. GEVELER. Echtzeitfähige Interaktion von Festkörpern mit 2D Lattice–Boltzmann Flachwasserströmungen in 3D Virtual–Reality Anwendungen. Master's thesis, Technische Universität Dortmund (Aug. 2009).
- [P5] M. GEVELER, D. RIBBROCK, D. GÖDDEKE, AND S. TUREK. Lattice-Boltzmann simulation of the shallow-water equations with fluid-structure interaction on multi-and manycore processors. In "Symposium Facing the Multicore Challenge" (Mar. 2010).
- [P6] M. GEVELER, D. RIBBROCK, S. MALLACH, AND D. VAN DYK. HONEI Project Homepage: http://www.honei.org (2009).
- [P7] D. GÖDDEKE AND R. STRZODKA. Cyclic reduction tridiagonal solvers on GPUs applied to mixed precision multigrid. accepted for publication in IEEE Transactions

- on Parallel and Distributed Systems, Special Issue: High Performance Computing with Accelerators (Jan. 2010).
- [P8] D. GÖDDEKE AND R. STRZODKA. Mixed precision GPU-multigrid solvers with strong smoothers. In J. J. Dongarra, D. A. Bader, and J. Kurzak, editors, "Scientific Computing with Multicore and Accelerators". Chapman & Hall/CRC (2010).
- [P9] J. GÖTZ, S. DONATH, C. FEICHTINGER, AND U. RÜDE. Single node performance and weak scaling of walberla on current supercomputing platforms. Technical Report 09–16, University of Erlangen-Nuremberg, Computer Science 10 Systemsimulation (2009).
- [P10] J. Halwai. Performance analysis of hybrid parallelization techniques for large scale lattice Boltzmann simulations on multicore platforms. Master's thesis, University of Erlangen-Nuremberg, Computer Science 10 Systemsimulation (2009).
- [P11] T. HÜBNER AND S. TUREK. Efficient monolithic simulation techniques for the stationary Lattice Boltzmann equation on general meshes. *Computing and Visualization in Science* 13 (2010).
- [P12] D. KOMATITSCH, G. ERLEBACHER, D. GÖDDEKE, AND D. MICHÉA. High-order finite-element seismic wave propagation modeling on a cluster of 192 GPUs. In "submitted to: International Supercomputing Conference (ISC'10)" (Jan. 2010).
- [P13] C. KÜHBACHER. Hochauflösende Finite Elemente Methoden mit Anwendung auf die Flachwassergleichungen. Master's thesis, Technische Universität Dortmund (Mar. 2009).
- [P14] D. RIBBROCK. Entwurf einer Softwarebibliothek zur Entwicklung portabler, hardwareorientierter HPC Anwendungen am Beispiel von Strömungssimulationen mit der Lattice Boltzmann Methode. Master's thesis, Technische Universität Dortmund (Aug. 2009).
- [P15] D. RIBBROCK, M. GEVELER, D. GÖDDEKE, AND S. TUREK. Performance and accuracy of Lattice-Boltzmann kernels on multi- and manycore architectures. In "International Conference on Computational Science (ICCS'10)" (Jan. 2010).
- [P16] S. Turek, D. Göddeke, C. Becker, S. H. Buijssen, and H. Wobker. FEAST Realisation of hardware-oriented numerics for HPC simulations with finite elements. *Concurrency and Computation, Practice and Expecience, Special Issue Proceedings of ISC 2008* (Dec. 2009).
- [P17] S. TUREK, D. GÖDDEKE, S. H. BUIJSSEN, AND H. WOBKER. Hardware-oriented multigrid finite element solvers on GPU-accelerated clusters. In J. J. DONGARRA, D. A. BADER, AND J. KURZAK, editors, "Scientific Computing with Multicore and Accelerators". Chapman & Hall/CRC (2010).
- [P18] G. Wellein, G. Hager, T. Zeiser, M. Wittmann, and H. Fehske. Efficient temporal blocking for stencil computations by multicore-aware wavefront parallelization. In "Proceedings of the 33rd IEEE International Computer Software and Applications Conference (COMPSAC)", pp. 579–586 (2009).

- [P19] H. WOBKER. "Efficient Multilevel Solvers and High Performance Computing Techniques for the Finite Element Simulation of Large-Scale Elasticity Problems". PhD thesis, TU Dortmund, Fakultät für Mathematik (2010).
- [P20] T. ZEISER, G. HAGER, AND G. WELLEIN. Benchmark analysis and application results for lattice Boltzmann simulations on NEC SX vector and Intel Nehalem systems. Parallel Processing Letters 19(4), 491–511 (2009).
- [P21] T. ZEISER, G. HAGER, AND G. WELLEIN. The world's fastest CPU and SMP node: Some performance results from the NEC SX-9. In "Proceedings of the 23rd IEEE International Parallel and Distributed Processing Symposium (IPDPS), Roma, 25-29 Mai", pp. 1–8 (2009).

Vorträge

- [T1] S. Buijssen. Advanced ParaView Visualisation. Tips and tricks beyond GMV-like operations, Graduate Class Numerical Simulation (2009).
- [T2] S. BUIJSSEN. Importing FeatFlow / FEAST / SOFAR Visualisation Output into ParaView. Introducing the GMV Reader Plugin, Graduate Class Numerical Simulation (2009).
- [T3] S. Buijssen. Introduction to ParaView. Stepping from GMV to ParaView, Graduate Class Numerical Simulation (2009).
- [T4] C. Feichtinger, J.Götz, K. Iglberger, T. Preclik, P. Neumann, F. Aristizabal, and U. Rüde. walberla: Massively parallel lattice Boltzmann simulations. 6th International Conference for Mesoscopic Methods in Engineering and Science, Guangzhou City, Guangdong (Canton) Province, China (July 2009).
- [T5] C. FEICHTINGER, J.GÖTZ, K. IGLBERGER, AND U. RÜDE. waLBerla: A framework for simulating complex flows on 10,000 cores and beyond. PARNUM, Smolenice (Oct. 2009).
- [T6] M. GEVELER, D. RIBBROCK, D. GÖDDEKE, AND S. TUREK. Hardware oriented numerics for real-time CFD applications on parallel hardware architectures (Oct. 2009). Symposium CFD on Future Architectures - Many-Cores, GPUs, FPGAs.
- [T7] D. GÖDDEKE, S. H. BUIJSSEN, H. WOBKER, AND S. TUREK. GPU Cluster Computing for FEM (Oct. 2009). Minisymposium: GPU Computing in Computational Engineering, First International Workshop on Computational Engineering Special Topic Fluid-Structure Interaction, Herrsching, Germany.
- [T8] D. GÖDDEKE, S. H. BUIJSSEN, H. WOBKER, AND S. TUREK. GPU Cluster Computing for Finite Element Applications. **Eingeladener Vortrag.** (Sept. 2009). 38th SPEEDUP Workshop, EPFL, Lausanne, Switzerland.
- [T9] D. GÖDDEKE, R. STRZODKA, AND C. SIGG. 38th SPEEDUP Workshop on High-Performance Computing. **Eingeladener Vortrag.** (2009).

- [T10] J. Habich, T. Zeiser, G. Hager, and G. Wellein. Multicore-aware wavefront parallelization of a lattice Boltzmann flow solver. 6th International Conference for Mesoscopic Methods in Engineering and Science, Guangzhou City, Guangdong (Canton) Province, China (July 2009).
- [T11] J. Habich, T. Zeiser, G. Hager, and G. Wellein. Performance evaluation of numerical compute kernels on GPUs. First International Workshop on Computational Engineering - Special Topic Fluid-Structure Interaction, Haus der Bayerischen Landwirtschaft, Herrsching am Ammersee (Oct. 2009).
- [T12] J.GÖTZ, U. RÜDE, S. DONATH, C. FEICHTINGER, K. IGLBERGER, AND F. DE-SERNO. Simulation and animation of complex flows on 10,000 processor cores. KON-WIHR Results Workshop, Garching (Dec. 2009).
- [T13] R. RABENSEIFNER, G. HAGER, AND G. JOST. Hybrid MPI and OpenMP parallel programming. Tutorial, SC09, Portland/OR, USA (Nov. 2009).
- [T14] U. RÜDE. Massively parallel algorithms for fluid-structure interaction with moving objects. FSI-Workshop: Simulation Software for Supercomputers, Herrsching (Oct. 2009).
- [T15] U. RÜDE. Simulation and animation of complex flows on 10,000 processor cores. **Eingeladener Vortrag.** SC09, Portland/OR, USA (Nov. 2009).
- [T16] R. STRZODKA, D. GÖDDEKE, AND D. BEHR. PPAM 2009 GPU and OpenCL Tutorial. Eingeladener Vortrag. (2009).
- [T17] G. Wellein, G. Hager, T. Zeiser, and J. Habich. Numerical simulation on recent multi-core designs: Some comments on programming effort and performance. First International Workshop on Computational Engineering - Special Topic Fluid-Structure Interaction, Haus der Bayerischen Landwirtschaft, Herrsching am Ammersee (Oct. 2009).
- [T18] G. Wellein, G. Hager, T. Zeiser, M. Wittmann, and H. Fehske. Efficient temporal blocking for stencil computations by multicore-aware wavefront parallelization. Best paper award. 33rd IEEE International Computer Software and Applications Conference (COMPSAC), Seattle (July 2009).
- [T19] T. ZEISER. Efficient implementation of lattice Boltzmann flow solvers. **Eingeladenes Tutorial.** 6th International Conference for Mesoscopic Methods in Engineering and Science, Guangzhou City, Guangdong (Canton) Province, China (July 2009).
- [T20] T. Zeiser. High performance computing in the multi-core era Why care about performance. **Eingeladener Vortrag.** Richard F. Barry Mathematics & Statistics Colloquium and Computer Science Colloquium, Old Dominion University, Norfolk/VA, USA (Oct. 2009).
- [T21] T. ZEISER. Performance studies on the NEC SX-9 vector system & Optimization and parallelization of a highly scalable lattice Boltzmann flow solver for porous media flow. Berkeley Lab - Computing Sciences Seminars, LBNL/NERSC, Berkeley/CA, USA (Nov. 2009).

[T22] T. ZEISER, G. HAGER, AND G. WELLEIN. The world's fastest CPU and SMP node: Some performance results from the NEC SX-9. 12th Results and Review Workshop of the HLRS, Stuttgart (Oct. 2009).